

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of:
Daiji Ishii

Application No.: Not Yet Assigned

Confirmation No.:

Filed: Concurrently Herewith

Art Unit: N/A

For: RAKE RECEPTION METHOD AND
APPARATUS

Examiner: Not Yet Assigned

CLAIM FOR PRIORITY AND SUBMISSION OF DOCUMENT

MS Patent Application
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Dear Sir:

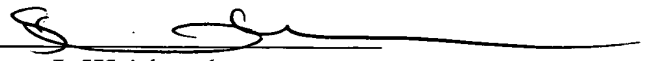
Applicant hereby claims priority under 35 U.S.C. §119 based on the following prior foreign application filed in the following foreign country on the date indicated:

<u>Country</u>	<u>Application No.</u>	<u>Date</u>
Japan	2003-110223	April 15, 2003

In support of this claim, a certified copy of the said original foreign application is filed herewith.

Dated: April 12, 2004

Respectfully submitted,

By 
Steven I. Weisburd
Registration No.: 27,409
DICKSTEIN SHAPIRO MORIN &
OSHINSKY LLP
1177 Avenue of the Americas
New York, New York 10036-2714
(212) 835-1400
Attorney for Applicant

SIW/MJS/da

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 4 月 1 5 日
Date of Application:

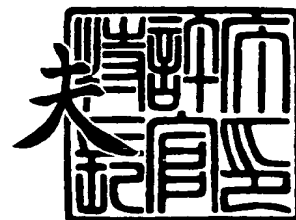
出 願 番 号 特 願 2 0 0 3 - 1 1 0 2 2 3
Application Number:
[ST. 10/C]: [J P 2 0 0 3 - 1 1 0 2 2 3]

出 願 人 日 本 電 気 株 式 有 限 公 司
Applicant(s):

2 0 0 4 年 2 月 2 0 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 53211108

【提出日】 平成15年 4月15日

【あて先】 特許庁長官 殿

【国際特許分類】 H04B 7/216
H04J 13/02

【発明者】

【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

【氏名】 石井 大二

【特許出願人】

【識別番号】 000004237

【氏名又は名称】 日本電気株式会社

【代理人】

【識別番号】 100123788

【弁理士】

【氏名又は名称】 宮崎 昭夫

【電話番号】 03-3585-1882

【選任した代理人】

【識別番号】 100088328

【弁理士】

【氏名又は名称】 金田 暢之

【選任した代理人】

【識別番号】 100106297

【弁理士】

【氏名又は名称】 伊藤 克博

【選任した代理人】

【識別番号】 100106138

【弁理士】

【氏名又は名称】 石橋 政幸

【手数料の表示】**【予納台帳番号】** 201087**【納付金額】** 21,000円**【提出物件の目録】****【物件名】** 明細書 1**【物件名】** 図面 1**【物件名】** 要約書 1**【包括委任状番号】** 0304683**【プルーフの要否】** 要

【書類名】 明細書

【発明の名称】 レイク受信装置および레이크受信方法

【特許請求の範囲】

【請求項 1】 スペクトラム拡散された信号を各パス毎に受信して레이크合成を行う레이크受信装置であって、

受信信号をそれぞれパス毎に逆拡散する複数のフィンガ受信機と、

前記フィンガ受信機から出力された各パス毎の逆拡散後のデータをそれぞれ保持する複数のレジスタと、

前記複数のレジスタに保持されたデータのうち一つを順次選択するスイッチと、

레이크合成の中間結果を、受信する各データ毎に保持し、레이크合成を行う全てのパスの加算が終了したものを레이크合成結果として出力するバッファと、

前記スイッチにより選択されたデータに対応する레이크合成中間結果を前記バッファから読み出し、読み出された레이크合成中間結果に前記スイッチにより選択されたデータを加算して、更新後の레이크合成中間結果として前記バッファに出力する加算器とを備える레이크受信装置。

【請求項 2】 前記スイッチは、前記フィンガ受信機の数であるフィンガ数に 1 を加算した数のサイクルを 1 周期として、前記複数のレジスタに保持されたデータを順次選択する請求項 1 記載の레이크受信装置。

【請求項 3】 スペクトラム拡散された信号を各パス毎に受信して레이크合成を行う레이크受信方法であって、

複数のフィンガ受信機により受信信号をそれぞれパス毎に逆拡散するステップと、

前記フィンガ受信機により各パス毎に逆拡散された後のデータをそれぞれ保持するステップと、

保持された複数のデータのうち一つを順次選択するステップと、

選択されたデータに対応する레이크合成中間結果をバッファから読み出し、読み出された레이크合成中間結果に前記スイッチにより選択されたデータを加算して、更新後の레이크合成中間結果として前記バッファに出力するステップと、

レイク合成を行う全てのパスの加算が終了しレイク合成中間結果を、そのデータのレイク合成結果として出力するステップとを備えるレイク受信方法。

【請求項 4】 保持された複数のデータのうち一つを順次選択するステップが、前記フィンガ受信機の数であるフィンガ数に 1 を加算した数のサイクルを 1 周期として、前記複数のレジスタに保持されたデータを順次選択するステップである請求項 3 記載のレイク受信方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、スペクトラム拡散された信号を各パス毎に受信して逆拡散を行うフィンガ受信機の出力をレイク合成するレイク (Rake) 受信装置に関する。

【0 0 0 2】

【従来の技術】

近年、高速かつ大容量な無線通信方式としてスペクトラム拡散技術を用いた CDMA (Code Division Multiple Access) が注目されている。この無線通信方式では、図 3 に示すような送信装置と受信装置により通信を行う。

【0 0 0 3】

送信装置は、拡散部 3 0 1 と、D/A 変換器 3 0 2 と、送信アナログ処理部 3 0 3 とにより構成されている。また、受信装置は、受信アナログ処理部 3 0 4 と、A/D 変換器 3 0 5 と、逆拡散部 3 0 6、3 0 7、3 0 8 と、レイク合成部 3 0 9 とから構成されている。

【0 0 0 4】

送信側では、まず拡散部 3 0 1 において、送信データに対して広帯域な拡散符号を乗算する拡散処理を行う。そして、D/A 変換部 3 0 2 において拡散後のデジタル信号をアナログ信号に変換し、さらに送信アナログ処理部 3 0 3 において D/A 変換後の信号を高周波領域に周波数変換して、周波数変換後の信号を伝播路へ送信する。このようにして送信された信号は、伝播遅延の異なる複数の伝播経路(図 3 の例ではパス 1、パス 2、パス 3)を通過して受信側に到達する。

【0 0 0 5】

受信側では、まず受信アナログ処理部 304 において受信した信号を低周波領域に周波数変換し、さらに A/D 変換部 305 において低周波領域へ変換したアナログ信号をデジタル信号に変換する。こうして得られた受信デジタル信号は、到着タイミングの異なる各パスの信号が足し合わされたものとなっている。そこで、次に逆拡散部 306、307、308 において、各パスの到着タイミングに合わせて拡散符号を受信信号に乗ずることで拡散の逆処理にあたる逆拡散処理を行う。これによりパス 1、パス 2、パス 3 のデータがそれぞれ分離される。なお、この拡散符号は送信側の拡散符号と同じものである。最後に、レイク合成部 309 において、逆拡散により分離された各パスのデータを足し合わせることで所望の受信データを得る。

【0006】

ところで、上記の逆拡散において各パスの到着タイミングが異なるため、パス 1、パス 2、パス 3 における n 番目 ($n = 1, 2, \dots$) のデータ (以降、第 n データ) の逆拡散が終了するタイミングもパス毎に異なる。例えば、図 4 に示すようにパス 1 とパス 2 の到着タイミングの時間差が T_1 秒、パス 2 とパス 3 の到着タイミングの時間差が T_2 秒である場合に、各パスの第 n データの逆拡散が終了するタイミングを考える。パス 2 の第 n データはパス 1 の第 n データより T_1 秒遅れて逆拡散が終了し、パス 3 の第 n データはパス 2 の第 n データより T_2 秒遅れて逆拡散が終了する。このため、これらデータのタイミングを調整してレイク合成するのが一般的である。すなわち、パス 1 の第 n データの逆拡散が終了してから $T_1 + T_2$ 秒後にパス 3 の第 n データの逆拡散が終了するのを待って、第 n データのレイク合成を開始するのである。

【0007】

以上のようにデータのタイミングを調整してレイク合成を行う方式として、従来、各パスの逆拡散後のデータを一時的にバッファへ格納した後、全パスのデータに対する逆拡散が終了した時点でレイク合成を行う方式が提案されている (例えば、特許文献 1、2 参照)。

【0008】

図 5 は、従来のレイク受信装置の構成を示すブロック図である。この従来のレ

イク受信装置は、A/D変換後の受信信号に対してパス毎に逆拡散を行うフィンガ受信機201、202、203と、フィンガ受信機201、202、203により逆拡散された各パスのデータを一時的に保持するタイミング調整用のバッファ204、205、206と、全パスの第 n データ($n=1, 2, \dots$)がそろった時点で第 n データのレイク合成を行う加算器207とを含んで構成される。

【0009】

なお、各バッファ204、205、206には、全パスの第 n データが揃うのを待つ間に第 $n+1$ データ、第 $n+2$ データ、…が次々と入力される。また、これらバッファ204、205、206はリングバッファとなっており、バッファの終端までデータを格納し終えたらバッファの先頭に戻ってデータの格納を継続する。よって、バッファ204、205、206に格納された各パスの第 n データは、レイク合成が終了するまで後続のデータによって上書きされずに保持されている必要がある。

【0010】

このようなリングバッファ構造の各バッファ204、205、206が保持しなければならないデータ数 M は次の通りである。パスの到着タイミングにおけるパス間の最大時間差(前述の例では、パス1とパス3の到着タイミングの最大時間差に相当)が W 秒、1データ区間が S 秒の場合、 M は W/S となる。つまり、バッファ204、205、206が、保持する総データ数 D は、フィンガ受信機の数であるフィンガ数を F とすると、 $D = F \times M = F \times W/S$ となる。

【0011】

次に、この従来のレイク受信装置の動作について説明する。まずA/D変換後の受信信号がフィンガ受信機201、202、203に入力される。ここでは例として、フィンガ受信機201がパス1を逆拡散し、フィンガ受信機202がパス2を逆拡散し、フィンガ受信機203がパス3を逆拡散する場合について考える。また、パス1とパス2の到着タイミングの時間差を T_1 秒、パス2とパス3の到着タイミングの時間差を T_2 秒とする。まずパス1の第 n データがフィンガ受信機201により得られ、このデータをバッファ204に格納する。

【0012】

そして、そのT1秒後にパス2の第nデータがフィンガ受信機202により得られ、このデータをバッファ205に格納する。さらに、そのT2秒後にパス3の第nデータがフィンガ受信機203により得られ、このデータをバッファ206に格納する。こうして全パスの第nデータがそろった時点で、これら第nデータをバッファ204、205、206から読み出して加算器207により足し合わせることでn番目の受信データ(以降、第n受信データ)を得る。以降、第n+1受信データ、第n+2受信データ、…についても同様の処理が行われる。

【0013】

上述した従来のレイク受信装置によれば、複数のパスに分かれて受信された受信信号の時間差を無くして1つの受信データを得ることができる。しかし、上記従来のレイク受信装置では、上述したように、保持する必要がある総データ数 $D = F \times W / S$ であるため、フィンガ数が多くなれば用意しなければならないバッファ数も増大してしまうという問題があった。

【0014】

【特許文献1】

特開平10-209919号公報

【特許文献2】

特開2001-345739号公報

【0015】

【発明が解決しようとする課題】

上述した従来のレイク受信装置では、タイミング調整用のバッファをフィンガ受信機毎に保持するため、データのタイミングを調整するために必要となるバッファの総容量が大きくなるという問題点があった。

【0016】

本発明は上述した従来技術の問題点を解決するためになされたものであり、本発明の目的は、データのタイミングを調整するために必要なバッファの総容量を削減することができるレイク受信装置を提供することである。

【0017】

【課題を解決するための手段】

上記目的を達成するために、本発明は、スペクトラム拡散された信号を各パス毎に受信してレイク合成を行うレイク受信装置であって、

受信信号をそれぞれパス毎に逆拡散する複数のフィンガ受信機と、

前記フィンガ受信機から出力された各パス毎の逆拡散後のデータをそれぞれ保持する複数のレジスタと、

前記複数のレジスタに保持されたデータのうち一つを順次選択するスイッチと

、
レイク合成の中間結果を、受信する各データ毎に保持し、レイク合成を行う全てのパスの加算が終了したものをレイク合成結果として出力するバッファと、

前記スイッチにより選択されたデータに対応するレイク合成中間結果を前記バッファから読み出し、読み出されたレイク合成中間結果に前記スイッチにより選択されたデータを加算して、更新後のレイク合成中間結果として前記バッファに出力する加算器とを備える。

【0018】

また、前記スイッチは、前記フィンガ受信機の数であるフィンガ数に1を加算した数のサイクルを1周期として、前記複数のレジスタに保持されたデータを順次選択するようにしてもよい。

【0019】

本発明によれば、あるデータの全パスが逆拡散されるのを待ってからそのデータのレイク合成を行うのではなく、あるデータの1つのパスが逆拡散された時点でそのパスのデータをそのデータに対応したレイク合成中間結果に加算するようにしているので、フィンガ受信機毎にタイミング調整用バッファを持つ必要がなく、レイク合成中間結果を保持する共通のバッファだけを持てばよいため、バッファの総容量を削減することができる。

【0020】

【発明の実施の形態】

次に、本発明の実施の形態について図面を参照して詳細に説明する。

【0021】

図1は本発明の一実施形態のレイク受信装置の構成を示すブロック図である。

【0022】

本実施形態のレイク受信装置は、フィンガ受信機101、102、103と、レジスタ104、105、106と、スイッチ107と、加算器108と、バッファ109とを含んで構成される。

【0023】

フィンガ受信機101、102、103は、A/D変換後の受信信号に対して各パス毎にそれぞれ逆拡散を行い、逆拡散後のデータを出力している。

【0024】

レジスタ104は、フィンガ受信機101から出力された各パス毎の逆拡散後のデータを一時的に保持している。また、レジスタ105、106も同様に、それぞれ、フィンガ受信機102、103から出力された各パス毎の逆拡散後のデータを一時的に保持している。

【0025】

スイッチ107は、レジスタ104、105、106から出力されたデータを入力し、これらデータのうちの一つを順次選択して出力している。

【0026】

加算器108は、スイッチ107から出力されたデータとバッファ109から出力されたレイク合成中間結果とが入力され、これらの加算結果をバッファ109に向けて出力している。

【0027】

バッファ109では、スイッチ107から出力されたデータに対応するレイク合成中間結果が加算器108に向けて出力され、同加算器108による加算結果が更新後のレイク合成中間結果として入力される。さらに、このバッファ109に保持される複数のレイク合成中間結果のうち、全パスの加算が終了したものがレイク合成結果として出力される。なお、本実施形態におけるバッファ109はリングバッファとなっている。パスの到着タイミングにおけるパス間の最大時間差がW秒、1データ区間がS秒の場合、このバッファ109に保持しなければならないレイク合成中間結果の数はW/Sである。

【0028】

次に、本実施形態のレイク受信装置の動作について図 1 を参照して説明する。

【0029】

ここでは、フィンガ受信機 101 がパス 1 を逆拡散し、フィンガ受信機 102 がパス 2 を逆拡散し、フィンガ受信機 103 がパス 3 を逆拡散する場合について説明するが、各フィンガ受信機がどのパスの逆拡散を行うかは任意である。また、本実施形態の動作クロック周波数は、拡散符号のレートであるチップレートの Z 倍とする。但し、1 データ区間当りの拡散符号のチップ数である拡散率が SF 、フィンガ受信機の数であるフィンガ数 F の場合、 $Z = \text{CEIL} \{ (F + 1) / SF \}$ とする。CEIL $\{Y\}$ は Y 以上かつ $Y + 1$ より小さい整数を表す。

【0030】

フィンガ受信機 101 では、入力された A/D 変換後の受信信号に対して逆拡散を行うことによりパス 1 のデータを得る。そして、逆拡散後のデータをレジスタ 104 に格納する。ところで、拡散率を SF 、動作クロック周波数をチップレートの Z 倍とすると、 $SF \times Z$ サイクルおきに逆拡散後のデータが出力されるので、レジスタ 104 は逆拡散後のデータを $X = SF \times Z$ サイクルに渡って保持する。

【0031】

フィンガ受信機 102 では、入力された A/D 変換後の受信信号に対して逆拡散を行うことによりパス 2 のデータを得る。そして、逆拡散後のデータをレジスタ 105 に格納する。レジスタ 105 は逆拡散後のデータを X サイクルに渡って保持する。

【0032】

フィンガ受信機 103 では、入力された A/D 変換後の受信信号に対して逆拡散を行うことによりパス 3 のデータを得る。そして、逆拡散後のデータをレジスタ 106 に格納する。レジスタ 106 は逆拡散後のデータを X サイクルに渡って保持する。

【0033】

次に、下記一連の処理を X サイクル周期で繰り返すことにより、レジスタ 104 に保持されたデータのレイク合成、レジスタ 105 に保持されたデータのレイ

ク合成、レジスタ106に保持されたデータのレイク合成をそれぞれ行う。

【0034】

最初のサイクルでは、レジスタ104に保持されているデータをスイッチ107により選択する。そして、スイッチ107により選択されたパス1のデータと値「0」とを加算器108により加算し、この加算結果をレイク合成中間結果としてバッファ109に格納する。なお、パス1のデータはレイク合成における最初のデータであるため、値「0」と加算することにより本データをバッファ109にそのまま格納している。

【0035】

次のサイクルでは、レジスタ105に保持されているデータをスイッチ107により選択する。そして、スイッチ107により選択されたパス2のデータ)と、バッファ109から出力されたこのデータに対応するレイク合成中間結果とを加算器108により加算し、この加算結果をそのデータの新たなレイク合成中間結果としてバッファ109に格納する。

【0036】

その次のサイクルでは、レジスタ106に保持されているデータをスイッチ107により選択する。そして、スイッチ107により選択されたパス3のデータとバッファ109から出力されたこのデータに対応するレイク合成中間結果とを加算器108により加算し、この加算結果をそのデータの新たなレイク合成中間結果としてバッファ109に格納する。

【0037】

その次のサイクルでは、前サイクルまでの処理により全てのパスの加算が終了したデータのレイク合成中間結果を、そのデータのレイク合成結果としてバッファ109から出力する。

【0038】

なお、各パスの到着タイミングはそれぞれ異なるため、上記でスイッチ107により選択されたデータ番号は必ずしも同じではない。

【0039】

次に、本実施形態のレイク受信装置における動作を、具体的な数字を用いてレ

イク合成動作を中心に図2を参照して説明する。

【0040】

例えば、ここで、 $SF=4$ 、 $F=3$ とすると、 $Z=CEIL \{ (3+1) / 4 \} = 1$ となり、動作クロック周波数=チップレートとなる。また、上述したように $X = SF \times Z$ であるため、 $X = 4 \times 1 = 4$ となる。

【0041】

また、以下の説明では、パス1の第 n データを $A(n)$ 、第 $n-1$ データを $A(n-1)$ 、 \dots として表し、パス2の第 n データを $B(n)$ 、第 $n-1$ データを $B(n-1)$ 、 \dots として表し、パス3の第 n データを $C(n)$ 、第 $n-1$ データを $C(n-1)$ 、 \dots として表す。

【0042】

図2の第1サイクルでは、スイッチ107により選択されたパス1の第 n データ $A(n)$ と値「0」とを加算器108により加算し、この加算結果を第 n データのレイク合成中間結果としてバッファ109に格納する。このとき、第 n データのレイク合成中間結果の値は $A(n)$ となっている。

【0043】

第2サイクルでは、スイッチ107により選択されたパス2の第 $n-1$ データ $B(n-1)$ とバッファ109から出力された第 $n-1$ データのレイク合成中間結果とを加算器108により加算し、この加算結果を第 $n-1$ データの新たなレイク合成中間結果としてバッファ109に格納する。このとき、第 $n-1$ データのレイク合成中間結果の値は $A(n-1)+B(n-1)$ となっている。

【0044】

第3サイクルでは、スイッチ107により選択されたパス3の第 $n-2$ データ $C(n-2)$ とバッファ109から出力された第 $n-2$ データのレイク合成中間結果とを加算器108により加算し、この加算結果を第 $n-2$ データの新たなレイク合成中間結果としてバッファ109に格納する。このとき、第 $n-2$ データのレイク合成中間結果の値は $A(n-2)+B(n-2)+C(n-2)$ となっている。

【0045】

この時点においてバッファ109に記憶されているデータは下記の表1に示す

ようになっている。

【0046】

【表1】

データ番号	レイク合成中間結果
$n+1$	0
n	$A(n)$
$n-1$	$A(n-1) + B(n-1)$
$n-2$	$A(n-2) + B(n-2) + C(n-2)$
\vdots	\vdots

第4サイクルにおいて、第3サイクルで計算された第 $n-2$ データのレイク合成中間結果を第 $n-2$ データのレイク合成結果 $R(n-2)$ としてバッファ109から出力する。

【0047】

第5サイクルにおいて、スイッチ107により選択されたパス1の第 $n+1$ データ $A(n+1)$ と値「0」とを加算器108により加算し、この加算結果を第 $n+1$ データのレイク合成中間結果としてバッファ109に格納する。このとき、第 $n+1$ データのレイク合成中間結果の値は $A(n+1)$ となっている。

【0048】

第6サイクルにおいて、スイッチ107により選択されたパス2の第 n データ $B(n)$ とバッファ109から出力された第 n データのレイク合成中間結果とを加算器108により加算し、この加算結果を第 n データの新たなレイク合成中間結果としてバッファ109に格納する。このとき、第 n データのレイク合成中間結果の値は $A(n) + B(n)$ となっている。

【0049】

第7サイクルにおいて、スイッチ107により選択されたパス3の第 $n-1$ データ $C(n-1)$ とバッファ109から出力された第 $n-1$ データのレイク合成中間結果とを加算器108により加算し、この加算結果を第 $n-1$ データの新たな

レイク合成中間結果としてバッファ109に格納する。このとき、第 $n-1$ データのレイク合成中間結果の値は $A(n-1)+B(n-1)+C(n-1)$ となっている。

【0050】

第8サイクルにおいて、第7サイクルで計算された第 $n-1$ データのレイク合成中間結果を第 $n-1$ データのレイク合成結果 $R(n-1)$ としてバッファ109から出力する。

【0051】

第9サイクルにおいて、スイッチ107により選択されたパス1の第 $n+2$ データ $A(n+2)$ と値「0」とを加算器108により加算し、この加算結果を第 $n+2$ データのレイク合成中間結果としてバッファ109に格納する。このとき、第 $n+2$ データのレイク合成中間結果の値は $A(n+2)$ となっている。

【0052】

第10サイクルにおいて、スイッチ107により選択されたパス2の第 $n+1$ データ $B(n+1)$ とバッファ109から出力された第 $n+1$ データのレイク合成中間結果とを加算器108により加算し、この加算結果を第 $n+1$ データの新たなレイク合成中間結果としてバッファ109に格納する。このとき、第 $n+1$ データのレイク合成中間結果の値は $A(n+1)+B(n+1)$ となっている。

【0053】

第11サイクルにおいて、スイッチ107により選択されたパス3の第 n データ $C(n)$ とバッファ109から出力された第 n データのレイク合成中間結果とを加算器108により加算し、この加算結果を第 n データの新たなレイク合成中間結果としてバッファ109に格納する。このとき、第 n データのレイク合成中間結果の値は $A(n)+B(n)+C(n)$ となっている。

【0054】

第12サイクルにおいて、第11サイクルで計算された第 n データのレイク合成中間結果を第 n データのレイク合成結果 $R(n)$ としてバッファ109から出力する。

【0055】

上記において、第 $n-2$ データのためのレイク合成を第 3、4 サイクルで行い、第 $n-1$ データのためのレイク合成を第 2、7、8 サイクルで行い、第 n データのためのレイク合成を第 1、6、11、12 サイクルで行い、第 $n+1$ データのためのレイク合成を第 5、10 サイクルで行い、第 $n+2$ データのためのレイク合成を第 9 サイクルで行っている。このようにして、第 $n-2$ データ、第 $n-1$ データ、第 n データ、第 $n+1$ データ、第 $n+2$ データ、... のレイク合成が順次行われる。

【0056】

なお、本実施形態では、フィンガ受信機の個数であるフィンガ数 F が 3 である場合を用いて説明したが、本発明はこれに限定されるものではなく、フィンガ数は 3 以外の任意の数の場合でも同様に本発明を適用することができるものである。

【0057】

ここで、従来技術と本実施の形態におけるバッファの容量を比較する。従来技術では、フィンガ受信機の個数を F とすると、前述のように W/S 個のデータを保持するバッファが F 個必要であるため、バッファに保持する総データ数 D_1 は $F \times W/S$ となる。一方、本実施の形態では、 W/S 個のレイク合成中間結果を保持するバッファと F 個のレジスタがあればよいため、総データ数 D_2 は $W/S + F$ となる。例えば $W = 4.16 \times 10^{-5}$ (秒)、 $S = 1.04 \times 10^{-6}$ (秒)、 $F = 6$ とすると、 $D_1 = 240$ 、 $D_2 = 46$ となる。この例からもわかるように、本実施の形態によれば従来技術よりもバッファの総容量を削減することができる。

【0058】

以上説明したように、本実施形態のレイク受信装置によれば、全パスの第 n データが逆拡散されるのを待ってからレイク合成を行うのではなく、各パスの第 n データが逆拡散された時点で本データをレイク合成中間結果に加算することにより、フィンガ受信機と同数のバッファを持つ必要が無く 1 個のバッファを持てばよいため、バッファの総容量を大幅に削減することができる。

【0059】

【発明の効果】

以上説明したように、本発明のレイク受信装置によれば、あるデータの全てのパスのデータが逆拡散されるのを待ってからレイク合成を行うのではなく、あるパスのデータが逆拡散された時点で本データをレイク合成中間結果に加算することにより、フィンガ受信機と同数のバッファを持つ必要が無くなり共通のバッファを1つ備えるだけでよくなるので、バッファの総容量を削減することが可能となる。

【図面の簡単な説明】**【図1】**

本発明の一実施形態によるレイク受信装置の構成を示すブロック図である。

【図2】

本発明の一実施形態によるレイク受信装置の動作例を示すタイミングチャートである。

【図3】

CDMA無線通信方式の手順を示すブロック図である。

【図4】

レイク合成におけるタイミング調整を示すタイミング図である。

【図5】

従来のレイク受信装置の構成を示すブロック図である。

【符号の説明】

101、102、103 フィンガ受信機

104、105、106 レジスタ

107 スイッチ

108 加算器

109 バッファ

201、202、103 フィンガ受信機

204、205、206 レジスタ

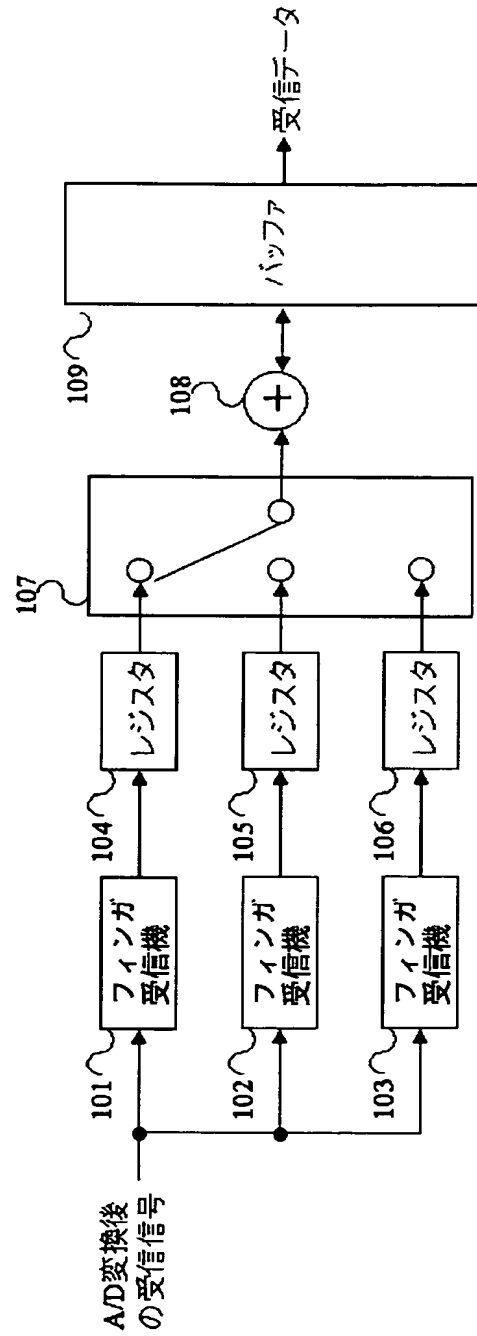
207 加算器

301 拡散部

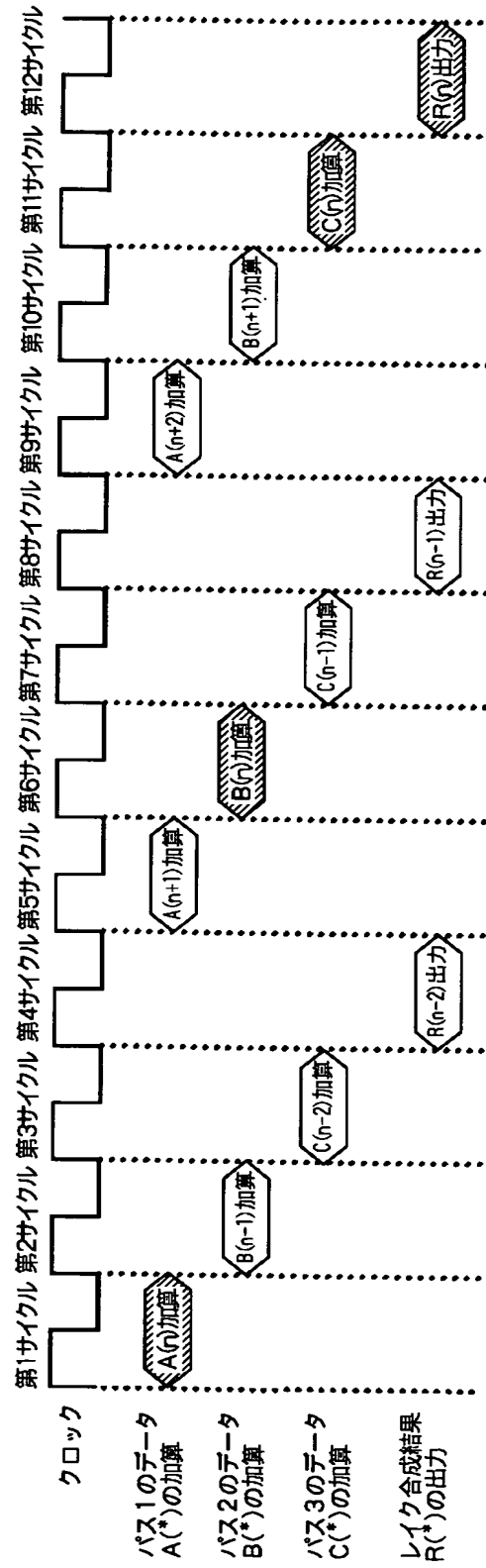
- 3 0 2 D／A変換器
- 3 0 3 送信アナログ処理部
- 3 0 4 受信アナログ処理部
- 3 0 5 A／D変換器
- 3 0 6、3 0 7、3 0 8 逆拡散部
- 3 0 9 レイク合成部

【書類名】 図面

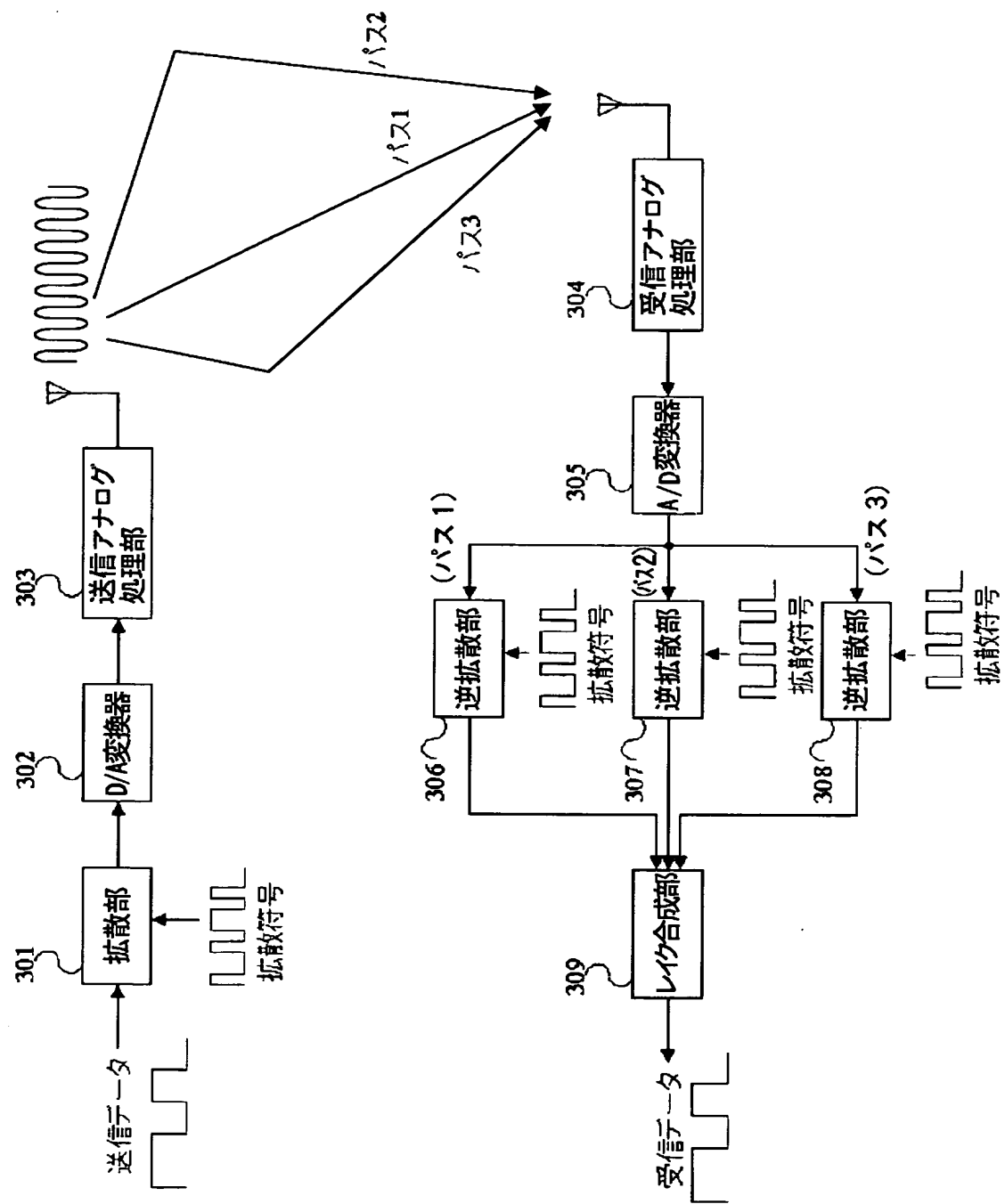
【図 1】



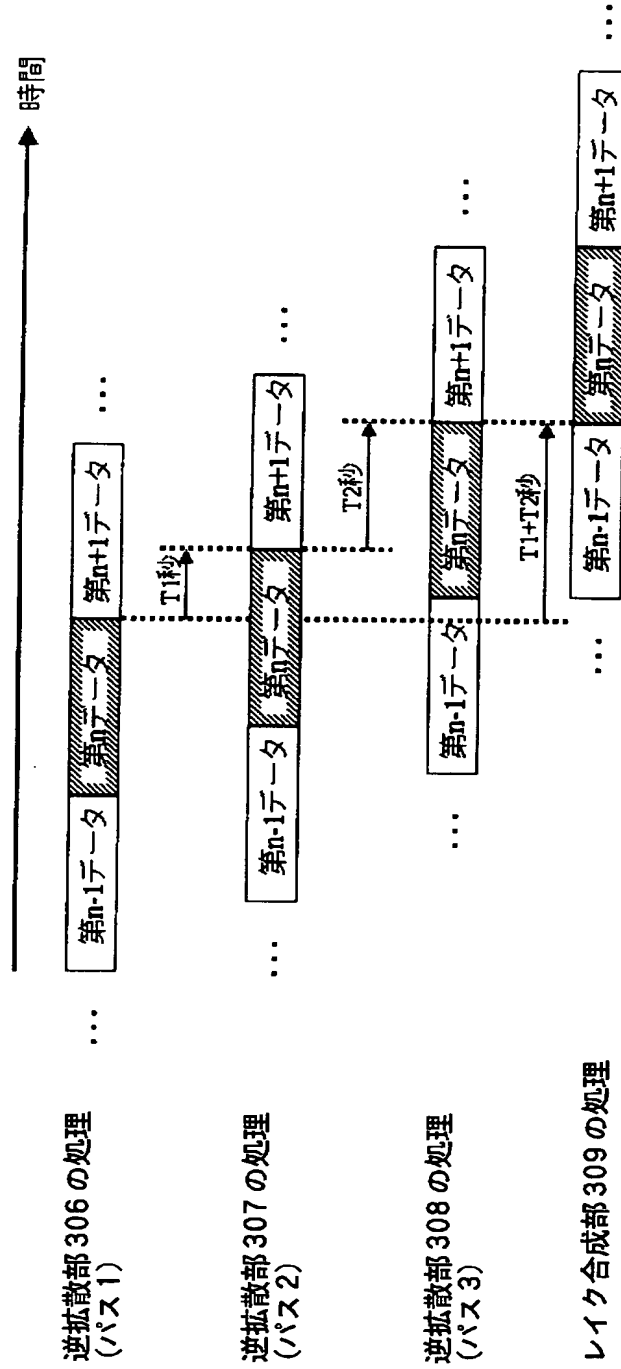
【図 2】



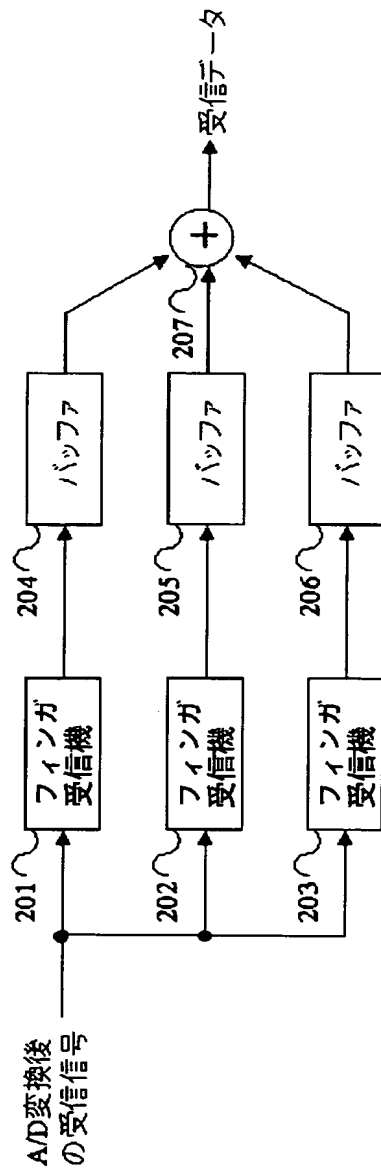
【図 3】



【図 4】



【図 5】



【書類名】 要約書

【要約】

【課題】 レイク受信において、データのタイミングを調整するバッファの総容量を削減する。

【解決手段】 フィンガ受信機101～103は、A/D変換後の受信信号に対してパス毎に逆拡散を行う。レジスタ104～106は、各パスの逆拡散後のデータを一時的に保持する。スイッチ107は、レジスタ104～106に保持された各データのうち레이크合成対象のデータを順次選択する。バッファ109は、레이크合成の中間結果を、受信する各データ毎に保持している。加算器108は、選択されたデータに対応する레이크合成中間結果をバッファ109から読み出し、読み出された레이크合成中間結果にスイッチ107により選択されたデータを加算して、更新後の레이크合成中間結果としてバッファ109に出力する。バッファ109は、레이크合成を行う全てのパスの加算が終了し레이크合成中間結果を、そのデータの레이크合成結果として出力する。

【選択図】 図1

特願 2 0 0 3 - 1 1 0 2 2 3

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 4 2 3 7]

1. 変更年月日	1 9 9 0 年 8 月 2 9 日
[変更理由]	新規登録
住 所	東京都港区芝五丁目 7 番 1 号
氏 名	日本電気株式会社